

# CP-PACS プロジェクトに携わって ～プロセッサアーキテクチャについて～

河辺 峻

(株)日立製作所汎用コンピュータ事業部 RISC 開発部(当時)  
明星大学情報学部(現在)

## 1. はじめに

CP-PACS プロジェクトに携わった方から多くの原稿が寄せられていますので、私は関係者の一人として、プロセッサアーキテクチャ周辺についての思い出を述べたいと思います。厳密に言いますとプロセッサアーキテクチャという定義はないのかも知れませんが、ここではコンピュータアーキテクチャの中で主にプロセッサに関する部分を指しています。思い出話なので、記憶違いなども多々あるかも知れませんが、その点はお許し願います。

## 2. Bipolar ベクトルプロセッサから CMOS マイクロプロセッサへ

CP-PACS プロジェクトが始まった当初、私は日立のスーパーコンの3機種目にあたるベクトルプロセッサ S-3800 の仕上げで悪戦苦闘しておりました。スーパーコンとして日立はベクトルプロセッサ S-810 を 1983 年に出荷し、その後継機種 S-820 を 1987 年に出荷しました。その次の機種が S-3800 で、1992 年の年末から 1993 年の年始にかけては大晦日も元旦も無い状況でした。これらはいずれも Bipolar を使用した高速マシンでした。S-3800 はより高い周波数を狙ったメモリ共有型のベクトルプロセッサでしたが、チップから発生する熱(勿論水冷でしたが)やチップの生産歩留まりなどの問題が顕在化し、Bipolar の限界を感じていました。

従いまして、次のスーパーコンの候補としては、CMOS でメモリ分散型のいわゆる並列プロセッサを漠然とイメージしていました。プロセッサアーキテクチャとしては、前記のベクトルプロセッサはメインフレームにベクトル命令を追加したものでした(国産3社のスーパーコンは皆このアプローチでした)。これは従来システムとの互換性や OS の開発工数などによるものでし

たが、時代は次第に UNIX の流れになってきており、プロセッサアーキテクチャも変えても良い時期になっていました。

そこでどういうプロセッサアーキテクチャが良いのか考えようとしたのですが、これはあつけなく HP 社の PA-RISC に決まりました。当時の日立の WS 部門は HP 社と提携関係にあり、日立独自で PA-RISC の CMOS マイクロプロセッサを開発していました(HARP-1 という開発ネーム)。この開発がなかなか収束しない状況でした。ある日上司に呼ばれて、「S-3800 の開発のメドが立ったらその設計者をまわしなさい。次のスーパーコンとして CMOS の並列プロセッサを考えているのならちょうどよい、RISC 開発部というのを創るからその責任者になって両方やりなさい。」重要な決定は意外と簡単になされるものです。

それで HARP-1 をプロセッサに用いた並列プロセッサ SR2001 の開発が始まったのです。

これは日立としては初めての並列プロセッサで、後の CP-PACS のプロトタイプというべき重要な開発で、HyperCrossbar や OS のマイクロカーネルなどはここで検証されました。

ただ PA-RISC はアドレッシングが 32 ビットでしたので、スーパーコンとしては将来どこかで 64 ビットに拡張することになります。そんな時に HP 研究所で 64 ビットアーキテクチャの開発をやっており、日立も一緒にやらないかという話が来ました。この開発の責任者は William Worley さんという方で、RISC の元祖である IBM の John Cock さんと IBM801 を開発した後、HP 社に移り PA-RISC を開発した方でした。話を聴くと非常に温厚な方で、新しく開発している 64 ビットアーキテクチャは VLIW(Very Long Instruction Word)をベースにしたもので PA-WW という開発ネームで呼ばれていました。将来の 64 ビットアーキテクチャとしてはとても魅力的な内容であり、当時の開発日程では CP-PACS の開発日程にも間に合うように計画されていたので、私としても大変乗り気になって中央研究所の方や S-3800 の設計者を HP 研究所に派遣して共同プロジェクトに参加しました。

しかしこの計画は2つの理由で頓挫しました。1つは HP 社としては PA-RISC の 64 ビット化を内部で進めており、PA-WW を急いで開発する必

要が無くなったことにより、開発計画がずるずる延びて CP-PACS に間に合わなくなったこと。もう1つは Intel 社が IA-32 の後継アーキテクチャとして HP 社と組んで共同開発を始めたことでした。このアーキテクチャは現在では IA-64 と呼ばれ、プロセッサは Itanium シリーズとして Intel 社から製品化されています。

当時日立が独自に開発できるマイクロプロセッサは、PA-RISC では 32 ビットのみでしたが、並列プロセッサですので、1つのプロセッサのメモリ容量が 4GB を超えるのは当分先とみて、このプロセッサアーキテクチャをベースに新しいマイクロプロセッサを開発し、それを CP-PACS のプロセッサにすることにしました。これが HARP-1E という開発ネームのプロジェクトでした。

### 3. CP-PACS プロジェクト

このプロジェクトで開発された技術は、その後並列プロセッサ SR2201 として製品化されました。この中のプロセッサ関連で想い出に残る技術として次の2つがあります。

#### (1) スライド・ウインドウ(Slide Window)

科学技術計算の性能に関しては、特にメモリからのデータプリフェッチ技術が重要で、ベクトル命令によるベクトル処理は、その代表的な技術でした。しかし当時のマイクロプロセッサは、数百 KB の大容量のベクトルレジスタを実装する余地はとてありませんでした。

そのような状況の中で、レジスタを 32 個から 128 個に拡張してデータプリフェッチを行うスライド・ウインドウ方式のアイデアを初めて聞いたとき、うまいやり方だなあと思いました。

アーキテクチャ上、演算は 32 個のレジスタしか指定できませんが、ロード・ストア命令だけ特別に直接 128 個のレジスタを指定できるようにしておき、32 個単位のレジスタを1つの窓にして、演算時はどの窓を使用するかを指定するというやり方です。1チップマイクロプロセッサでしたので、メモリを比較的近い場所に置く事ができ、128 個のレジスタがあれば CP-PACS のアプリケーションでは十分に性能が発揮できるということです。

そこで1チップの中のレジスタを 128 個に拡張することさえできれば、制御部分は比較的単純にすみそうなので、これはうまいやり方だと思ったのです。

科学技術計算の性能とアーキテクチャに関する短絡的な議論の1つに、「ベクトルかスカラか」というのがあります。CP-PACS の例でも判るように、むしろどのようなデータプリフェッチ技術を採用して、それとアプリケーションとの整合性をまず議論すべきと考えます。CP-PACS の時代と比較して、現在は演算器とメモリとの距離が非常に離れていますので、例えば大容量のキャッシュを導入した場合のスライド・ウインドウ方式などは興味あるテーマの1つでしょう。

## (2) ハイパークロスバー(HyperCrossbar)

並列プロセッサを接続するネットワークは、いろいろな方式が考えられています。使用する立場で考えるとノンブロッキングクロスバー方式が一番良いと思います。しかしながらハードウェアの点から見ると、2000 台以上のプロセッサをこの方式で実現しようとするのは無理があります。

CP-PACS で実現した3次元クロスバー方式は、X軸が8、Y軸が16、Z軸が16の  $8 \times 16 \times 16 = 2048$  台のプロセッサを接続する方式でした。それぞれの軸に関してはノンブロッキングクロスバー方式になっていて、軸を渡る時だけブロッキングが発生する可能性があるというものです。

何よりも感心したのは、X軸はプロセッサボード上にあり、Y軸はバックボード上にあるため、 $8 \times 16 = 128$  台までの並列プロセッサ構成では、接続するネットワークのケーブルがまったく必要無いということでした。CP-PACS は 2048 台のプロセッサ構成ですのでZ軸を構成するためのケーブルが山のようにありますが、製品化された SR2201 ではネットワークケーブルをほとんど必要としませんでした。

CP-PACS で実現したこの2つの技術は、アプリケーションと当時のハードウェア技術が見事に調和してできたもので、このプロジェクトの醍醐味の1つであると言っても過言ではないと思います。

#### 4. おわりに

1996年のSC96はPittsburghで行われました。そこでCP-PACSがTop500のNo.1になったことが発表されました。その場に居合せた私たちは、その晩Pittsburghの最も高いビル(確か64階)の最上階のレストランでささやかな祝杯を挙げました。出席者は、筑波大側からは小柳先生、朴先生それに当時東大にいらっしやった東工大の松岡先生など、日立側からは澤本さんや菊池さんなどでした。それが下の写真です。

2006年より2年間、私は文部科学省の兼職(技術参与)となり、次世代スーパーコンピュータに参画することになりました。CP-PACSは、過去日本で開発したスーパーコンピュータで世界をリードした成功3プロジェクト(他の2つは、数値風洞(NWT)と地球シミュレータ(ES))の1つとして位置付けられており、プロジェクトに携わった一人として大変嬉しく思います。

次世代スーパーコンも同様な期待がかけられています。CP-PACSプロジェクトのように、最先端のアプリケーションとハードウェアおよびソフトウェアが調和してできる技術が最も重要なものと思っております。

